

BRIS Laurent
CARLIER Julien

M. Guy Morizet
Mme. Susan Medina

Projet d'électronique analogique

Amplificateur Audiofréquence



Table des matières

Partie A : English report

I. Overview of the entire project

1. Specifications
2. Choice of the structure

II. Power stage principle

1. The different amplifier classes
2. Advantages and drawbacks of class AB amplifiers

III. Push-pull theory

1. Darlington transistors
2. Structure
3. Cross-over distortion

IV. Study of the driver

V. Partial conclusion

Partie B : Suite et fin du rapport en français

I. Etude de la paire différentielle

II. Etude du filtre passe-bande

III. Simulation des étapes successives

1. Simulations du "push-pull"
2. Simulations de la structure driver étage de puissance
3. Simulations de la structure finale

IV. Conception de la carte (dossier de fabrication)

V. Mesures

VI. Conclusion finale

Partie A : English report

I. Overview of the entire project

Audio sources such as computer sound cards, CD players or microphones have low-voltage and low-current outputs. In order to be used by speakers these signals have to be amplified via an audio-amplifier. The aim of this project is to design such an audio frequency amplifier.

1. Specifications

This audio frequency amplifier has to meet specific criteria. For example, its input impedance has to be very high: $Z_{in} = 4.7 \text{ k}\Omega$ in order to have a low-current input, whereas its efficient input sensibility must be: $V_{eff} = 0.775 \text{ V}$, which represents a low-voltage input. Moreover, the input frequency range has to be included between 40 Hz and 15 kHz. The average value for a speaker load is 8Ω and an output power of about 10 W is required which means that a high-current have to be provided.

2. Choice of the structure

In order to create such a structure, a power operational amplifier (Op-Amp) is essential. Such an amplifier can be seen in figure 1. This consists in a differential amplifier, a driver and a power amplifier. Moreover, in order to compensate the voltage waste and to supply 10W for the output signal, the choice of $\pm 15 \text{ V}$ for the power supply has been made. This induces choosing transistors which support such a dynamic voltage range (30V). In addition to that, the Op-Amp has to remain stable. Thus a feedback loop is put from the output to the input. Such a structure is shown in figure 1.

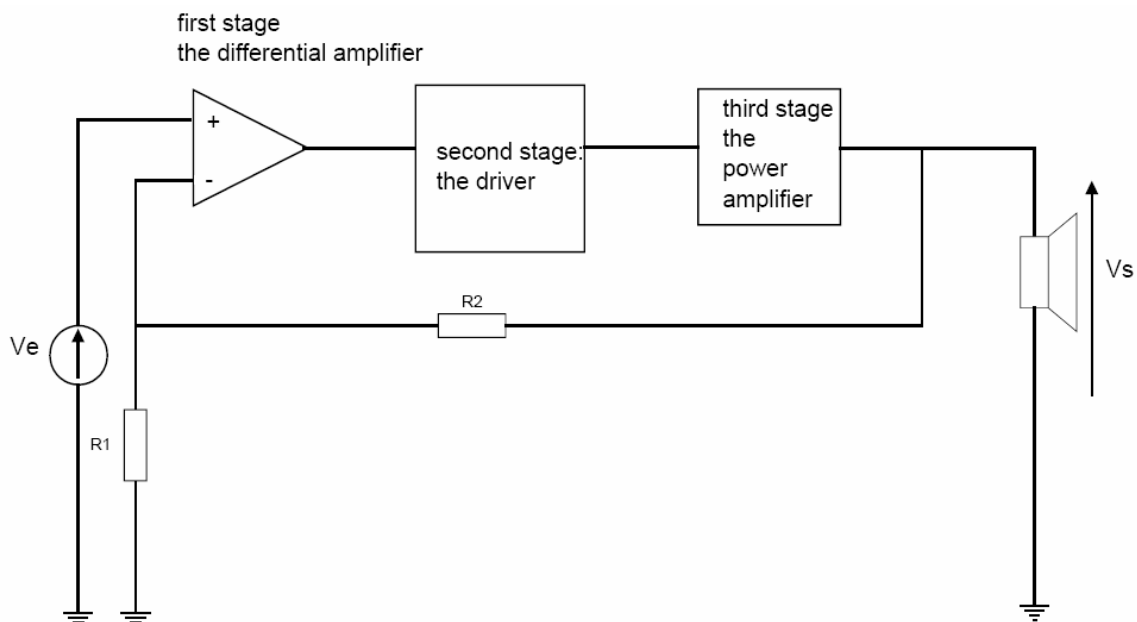


Figure 1: Overview of the entire structure

Finally, due to human ear sensitivity, the frequency of the output signal only needs to range from 20Hz to 20 kHz. For this reason, a band pass filter is put before the audio-frequency amplifier input, with a band-width from 20 Hz to 15 kHz.

II. Power stage principle

The different power amplifiers are put into different classes. Each amplifier class has some advantages and drawbacks. The goal is to find a class of amplifier which meets the specifications. Indeed, each class will be defined and studied (class A, class B, class AB) until the choice of the final structure.

1. The different amplifier classes

Output stages are classified according to the collector current waveform that results when an input signal is applied. The class A stage is biased at a current I_c greater than the amplitude of the signal I_{cmax} . Thus the transistor for the class A stage conducts for the entire cycle of the input signal (Figure 2).

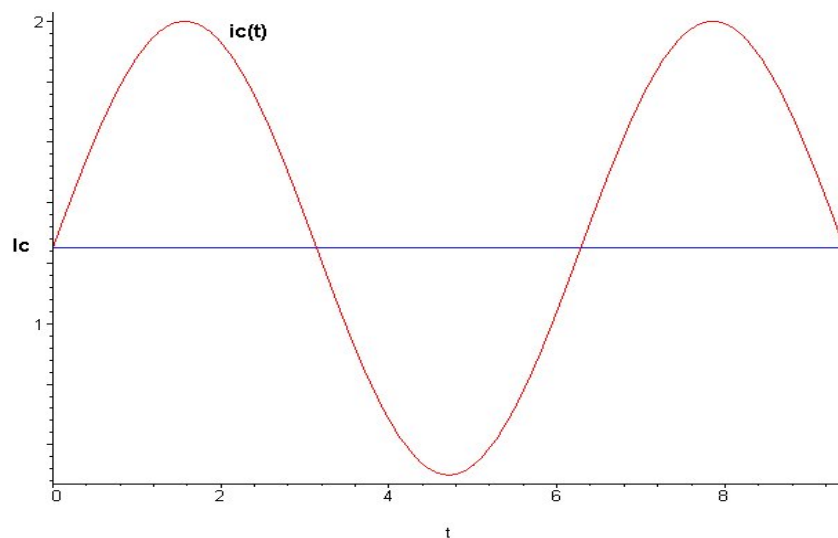


Figure 2: Current waveform of a class A amplifier

This diagram is taken from Mentor Graphics.

Whereas the class B amplifier is biased at zero current. For this reason the class B only conducts during the half of the cycle thus another transistor must be added to provide the second part of the signal (Figure 3).

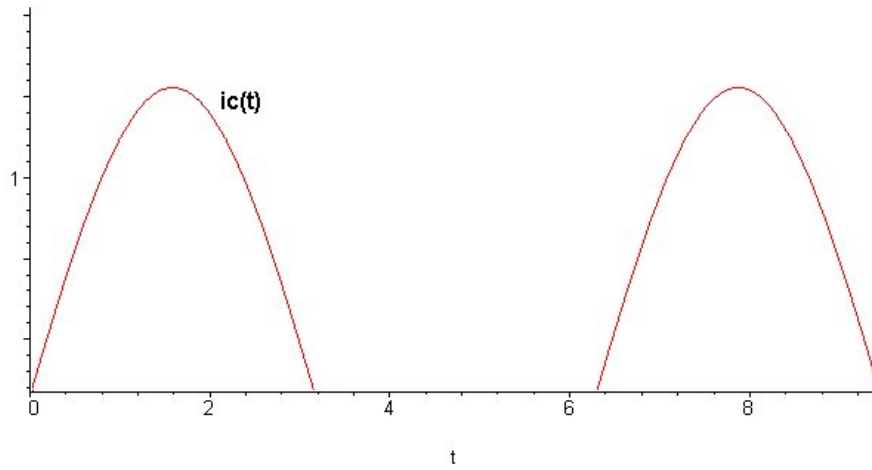


Figure 3: Waveform of the class B amplifier

The best compromise seems to be the class AB which is biased at a non-zero current but smaller than I_{cmax} . In addition, the transistor conducts during more than half a period. That can be seen in figure 4.

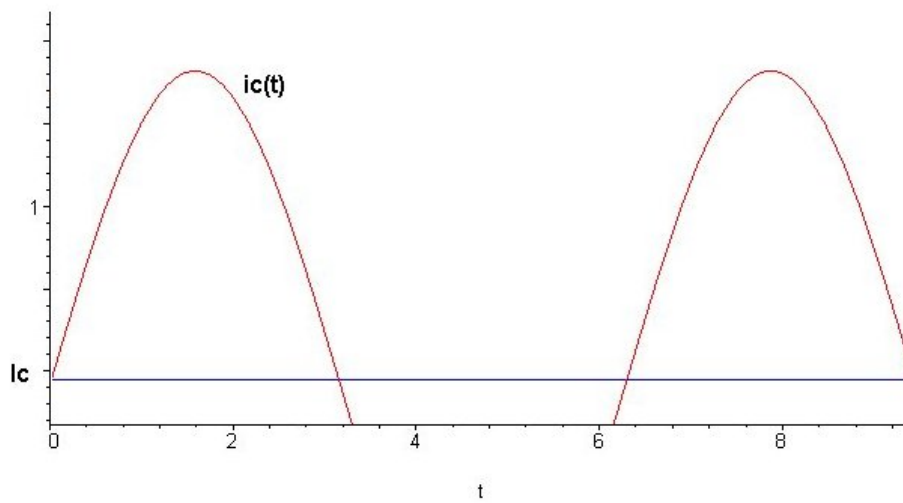


Figure 4: Waveform of the class AB amplifier

2. Advantages and drawbacks of the class AB amplifier

On the one hand, class A provides an amplification with no cross-over distortion but the efficiency of the transistor is very low ($\eta_{\max} = 25\%$). On the other hand the class B amplifier is much more efficient than the class A ($\eta_{\max} = 78\%$) however it presents a cross-over distortion. Thus the class AB amplifier remains the best compromise: an adjustable cross over-distortion modifying the value of I_c and a high efficiency. Consequently this configuration of the amplifier stage has been chosen.

III. Push-pull theory

Now that class of the amplifier has been chosen (class AB) powerful transistors have to be used to supply 10 W to the output load.

1. Darlington transistors

The amplification must be high to provide a good output signal. Therefore Darlington transistors have to be used because they operate like “super transistors”. The structure of such a transistor is shown in figure 5. This Darlington transistor has a voltage threshold $V_{\text{beon}}=1.2$ V and a high amplification factor $\beta = \beta_1 \times \beta_2$ (each β_1 and β_2 represents the amplification factor of respectively transistors 1 and 2)

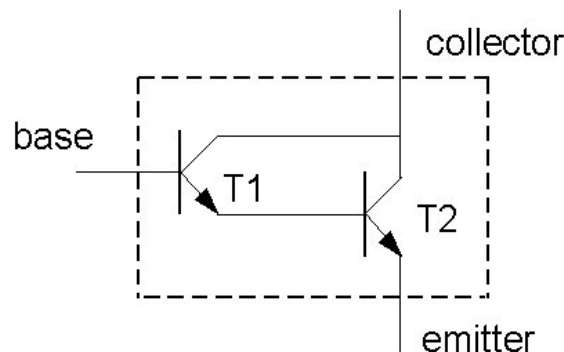


Figure 5: Darlington transistor

2. Structure

The “push-pull” wiring needs two different types of Darlington transistors: an NPN and a PNP, represented in figure 6. One allows the current to pass during the positive period while the other one for the negative period.

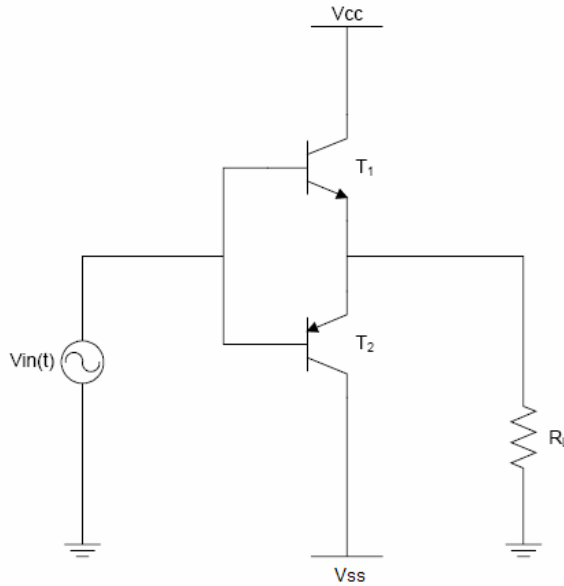


Figure 6: Push-pull wiring

When $V_{in} > 1.2\text{ V}$, T_1 allows the current to pass whereas T_2 is blocked. Otherwise if $-1.2\text{ V} \leq V_{in} \leq 1.2\text{ V}$, T_1 and T_2 are blocked. Finally if $V_{in} < -1.2\text{ V}$ T_2 allows the current to pass whereas T_1 is blocked. Moreover, V_{out} is restricted by V_{supply} : $V_{out_{max}}=V_{supply}$ and $V_{out_{min}}=-V_{supply}$. All this results are shown in figure 7.

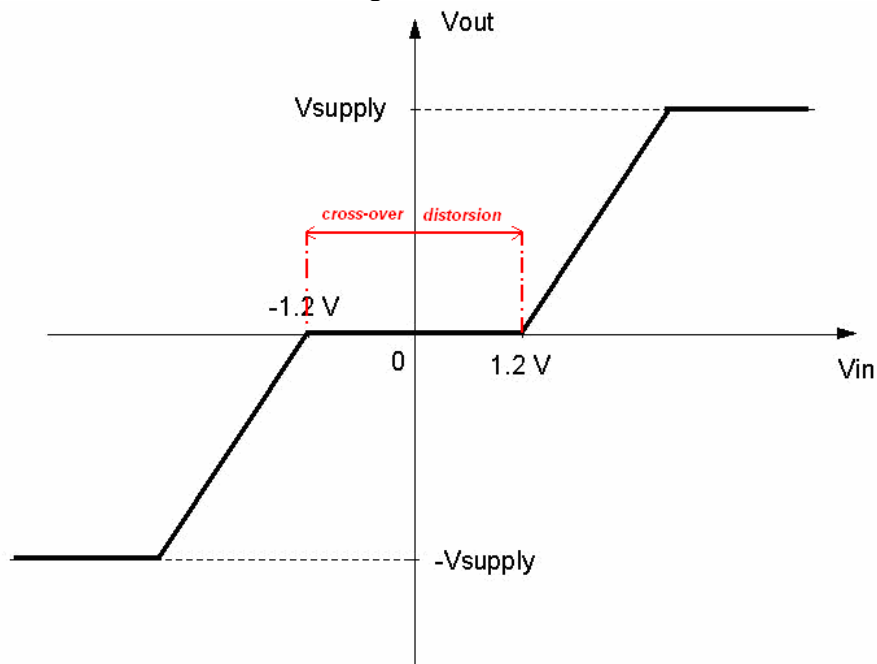


Figure 7: Transfer characteristic of the push-pull

The meaning of “push-pull” is that T_1 “pushes” the current into the load (R_L) whereas T_2 “pulls” the current from the load. The main drawback of this structure is its huge cross-over distortion (up to 2.4 V).

3. Cross-over distortion

The solution chosen to decrease the distortion is to bias the push-pull amplifier by a circuit which generates a 2.4 V voltage between the two bases of the Darlington transistors (see figure 8). This voltage is supplied by a third transistor whose V_{ce} can be fixed thanks to a voltage divider.

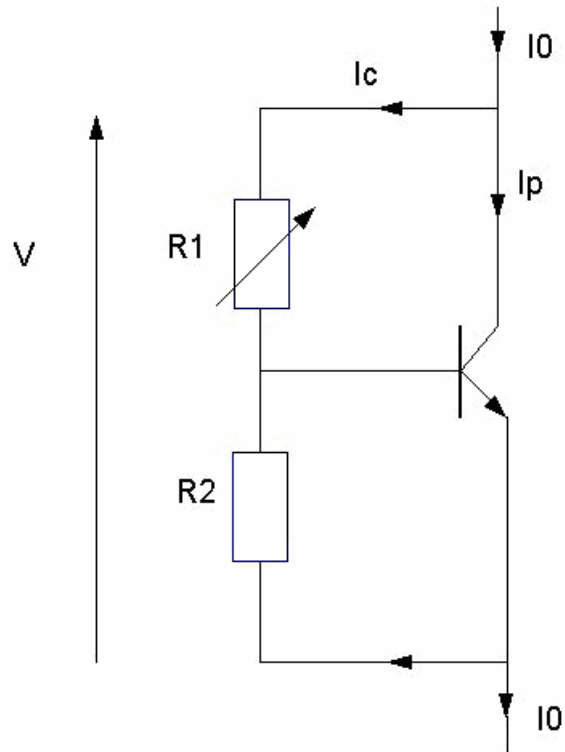


Figure 8: V_{be} multiplier

This potentiometer has been tuned in order to deliver a 2.4 V voltage and the adequate values for the two resistors are $R_1 = 990 \Omega$ and $R_2 = 330 \Omega$.

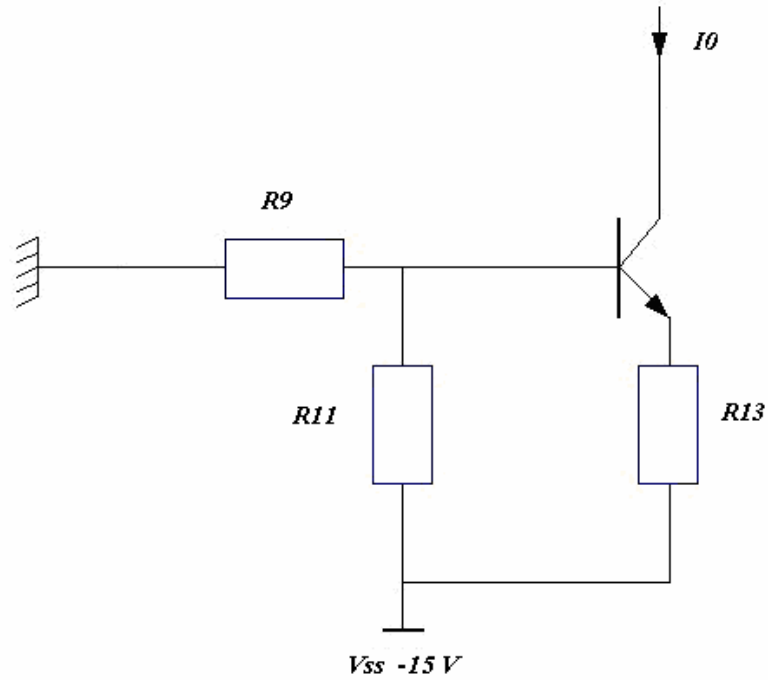


Figure 9: Current generator

The I_0 current is thus provided by a common collector wiring using a voltage-divider, shown in figure 9. It has been found that with $R1 = 270 \Omega$, $R2 = 4,7 \text{ k}\Omega$ and $R3 = 56 \text{ k}\Omega$ this stage generates a 6 mA current. Furthermore, two resistors have been added (1Ω each) in each emitter of the push-pull stage in order to soften the disparities between the two Darlington transistors and to avoid thermal dissipation.

IV. Study of the driver

A driver is used in this case to amplify the voltage of the input signal before the push-pull stage. This condition requires a common emitter amplifier. Indeed a common emitter configuration results in a high gain and a high input impedance unlike the common collector and the common base amplifiers. Furthermore a common emitter amplifier induces a π -diphase whereas the “push-pull” wiring produces a $-\pi$ -diphase which finally leads to a 0-diphase for the overall wiring.

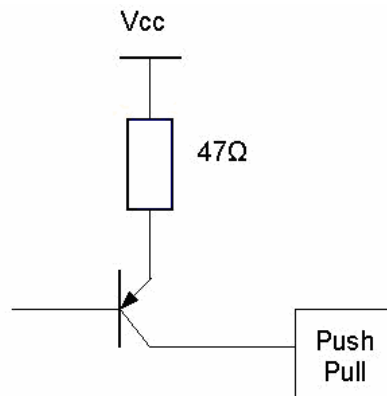


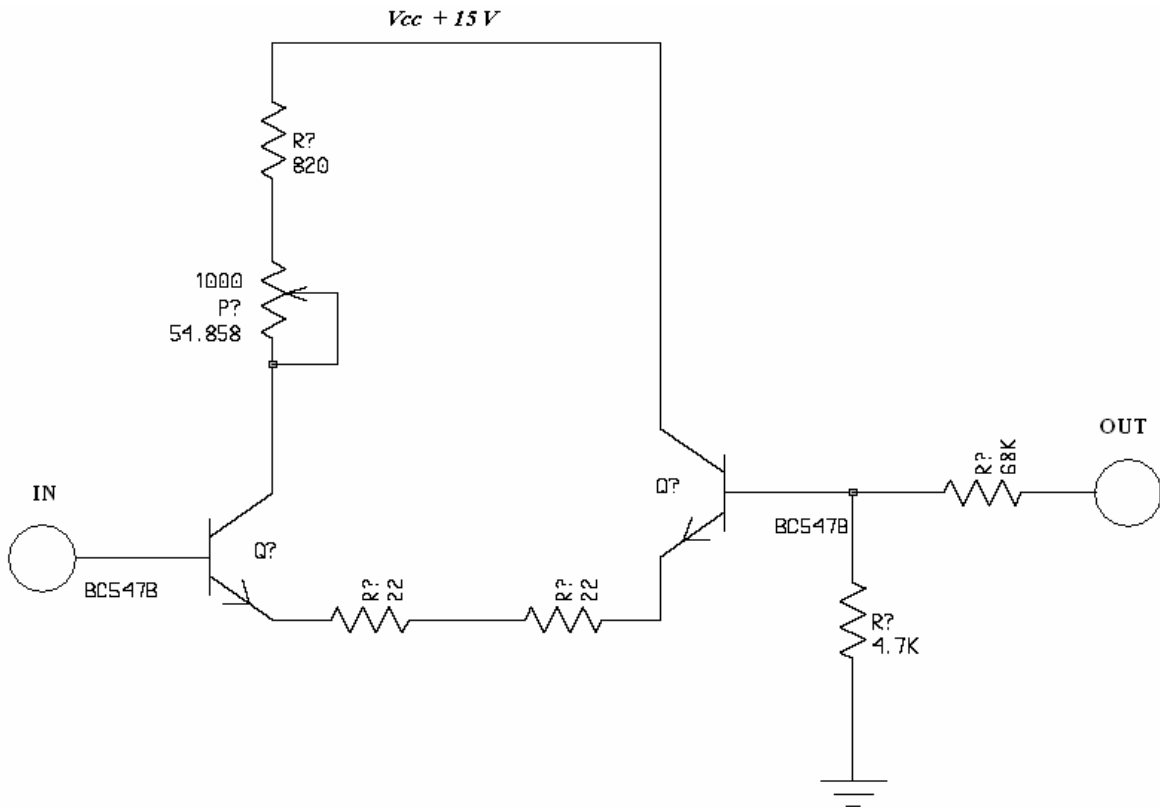
Figure 10: Driver

V. Partial conclusion

The two first steps of the overall structure correspond to the specifications. This first part of the project gave us the means to put our theoretical notions of analogue electronics into practice while using Mentor Graphics. Although this first step can be enhanced, with a greater power supply for example, it remains very close to our expectations. Now that the first stage is completed (driver and current amplifier) we must create the next one which is composed of the differential amplifier.

Partie B : Suite et fin du rapport en français

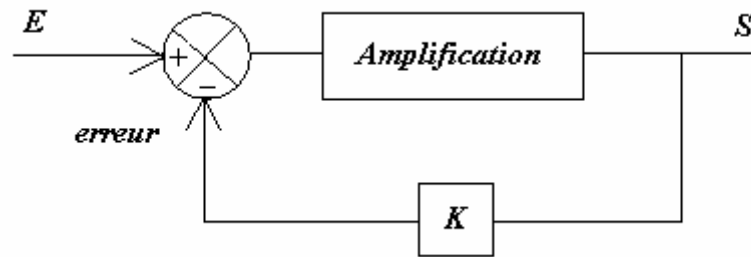
I. Etude de la paire différentielle



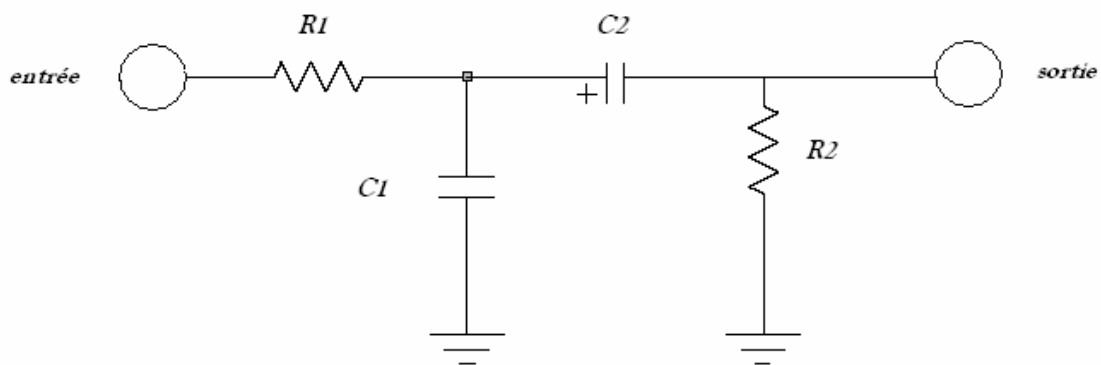
On utilise une paire différentielle afin de réaliser une contre-réaction du système tout entier. Pour cela on utilise deux transistors NPN BC547B montés en émetteur commun, ainsi que deux résistances sur les deux émetteurs. Ces deux résistances permettent d'annuler les disparités dues aux différences entre les deux transistors. On a besoin dans le collecteur d'une intensité de 1 mA. Mais, entre le collecteur et V_{cc} , il est appliqué une tension de 1,32 V due au driver. On choisit donc une résistance de 1,3 k Ω qui correspond à une résistance de 820 Ω en série avec un potentiomètre de 1 k Ω . Ce potentiomètre nous permettra plus tard de régler l'offset de la sortie à 0 V. La valeur K (pourcentage) du potentiomètre sera donnée dans la partie simulation (voir III). Pour ce qui est des résistances d'émetteur, elles ne doivent ni être trop petites afin d'obtenir un bon équilibre ni être trop grandes pour obtenir une bonne amplification. On choisit donc des résistances de 22 Ω .

En ce qui concerne la rétroaction, on va utiliser un diviseur de tension $\frac{R7}{R7 + R8}$

Et dans ce cas, on prend $R7 = 4,7 \text{ k}\Omega$ et $R8 = 68 \text{ k}\Omega$.



II. Etude du filtre passe-bande

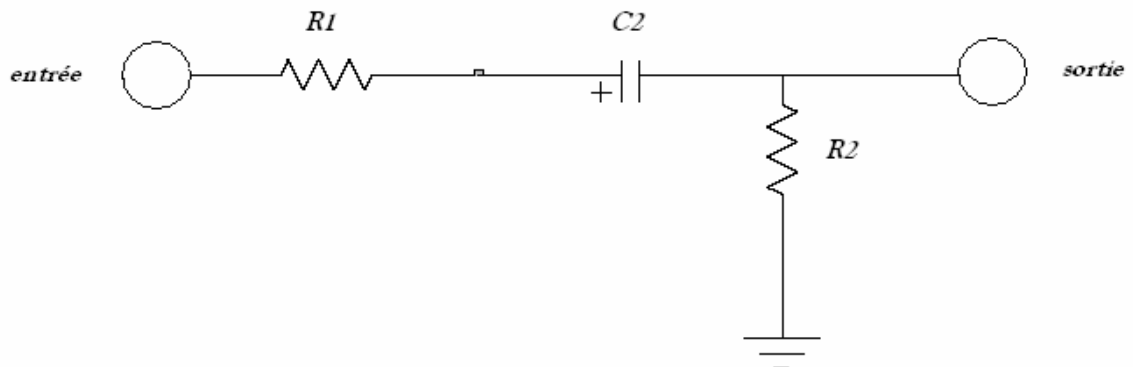


Le filtre ci-dessus est constitué d'un passe-bas avec le couple R1-C1 et d'un passe haut avec R2-C2, ce qui nous donne un filtre passe-bande.

C1 bloque les hautes fréquences alors que C2 s'attaque au continu.

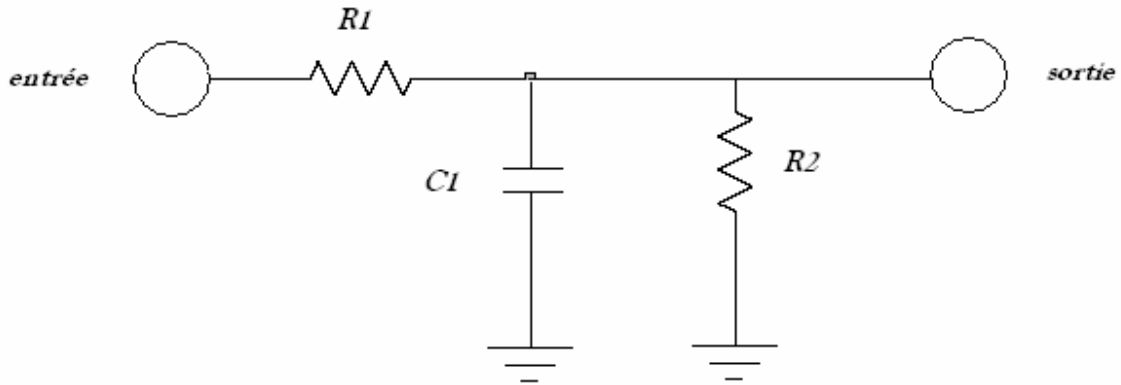
Pour dimensionner le condensateur C1, nous allons étudier le circuit en basses fréquences.

En BF, on obtient le schéma suivant :



La fréquence de coupure basse est donnée par $F_{Cb} = \frac{1}{2\pi(R1 + R2)C2}$. Or on souhaite obtenir une fréquence de 20 Hz. En négligeant R1 et en prenant R2 = 4,7 kΩ on arrive à C2 = 1,69 μF. On choisit donc C2 = 2,2 μF (valeur normalisé).

En HF, on obtient le schéma suivant :



En hautes fréquences, la fréquence de coupure est donnée par $F_{Ch} = \frac{1}{2\pi(R1 // R2)C1}$.

On suppose toujours que R1 << R2, ce qui nous donne $F_{Ch} = \frac{1}{2\pi.R1.C1}$. Or on souhaite avoir une fréquence de coupure de 20 kHz. Si l'on prend C1 = 22 nF, on obtient une valeur pour R1 de 362 Ω. On prendra donc une valeur normalisée de 390 Ω.

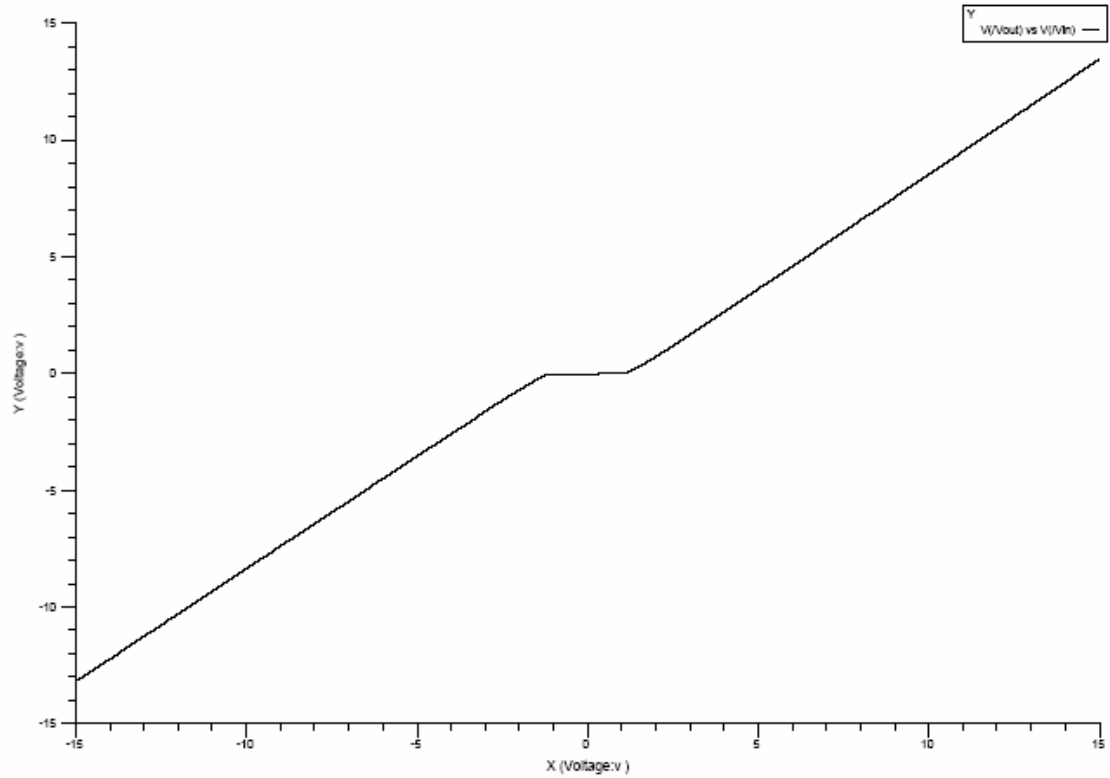
Après avoir conçu les différentes parties de cet amplificateur audiofréquence, nous allons maintenant exposer les différentes étapes de sa simulation.

III. Simulation des étapes successives

1. Simulations du "push-pull"

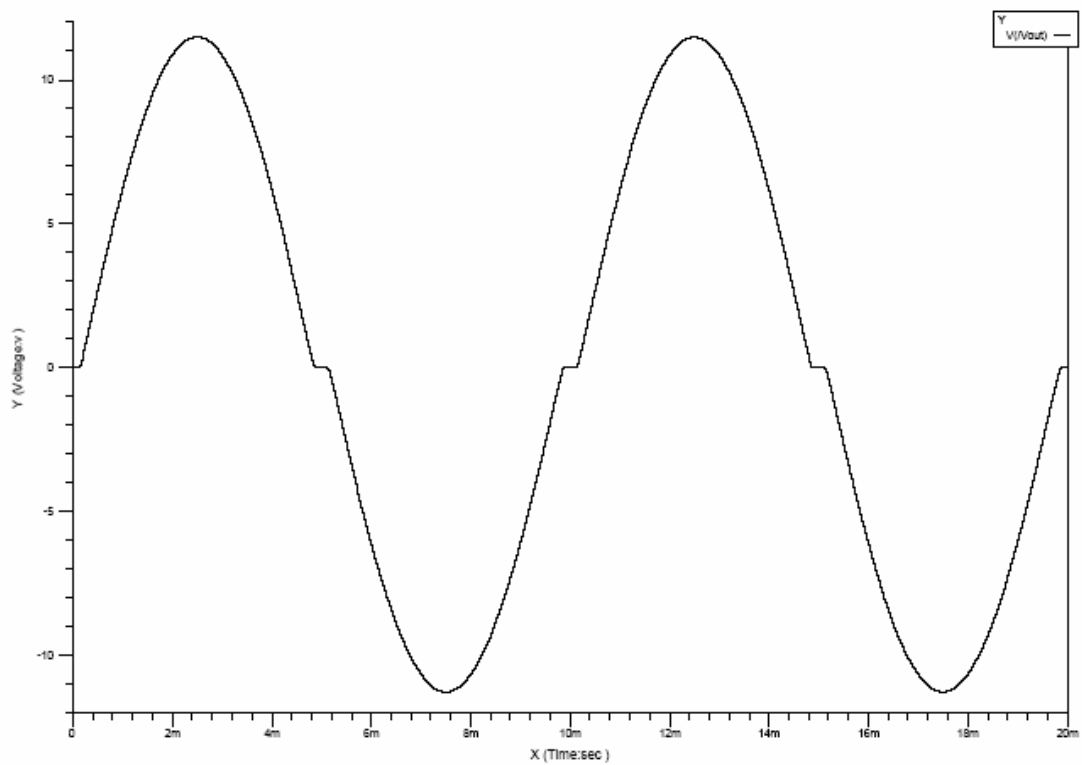
Le montage "push-pull" étant la partie essentielle de ce projet, une étude toute particulière est nécessaire.

La première simulation du montage "push-pull" sans multiplicateur de v_{be} présente une très grande distorsion de croisement, comme le montre les schémas suivants.



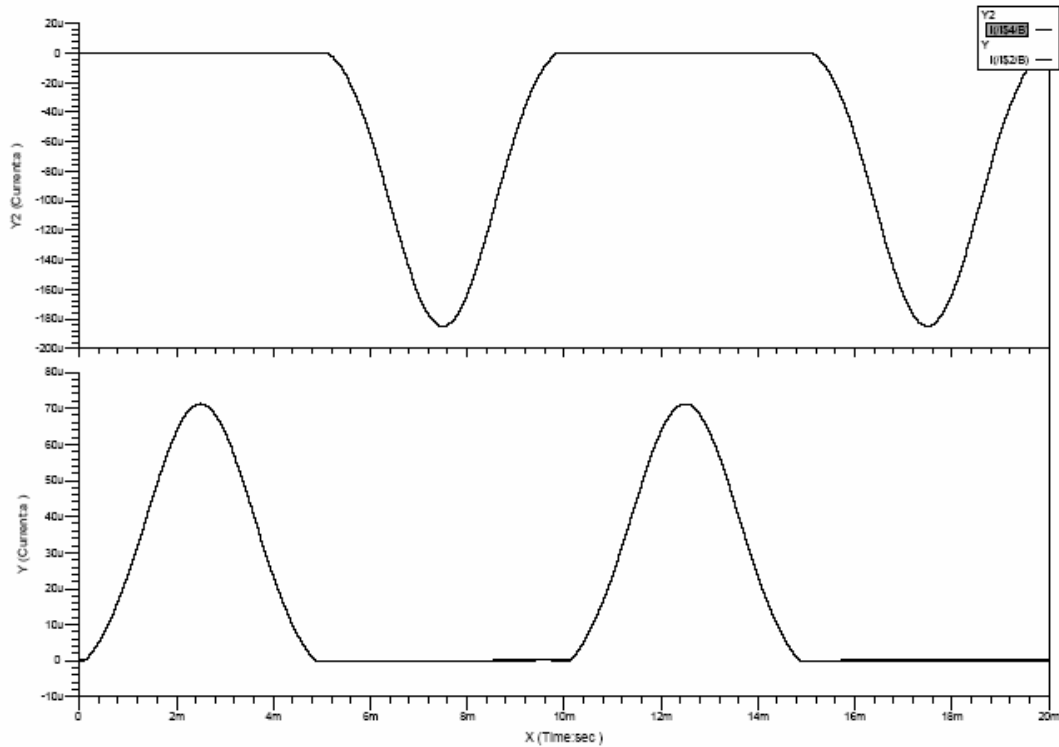
V_{out} en fonction de V_{in}

Sur ce graphique, on voit très nettement cette distorsion de croisement (d'environ 2,4 V), ce qui correspond à la somme des V_{be} de chaque transistor du montage "push-pull".



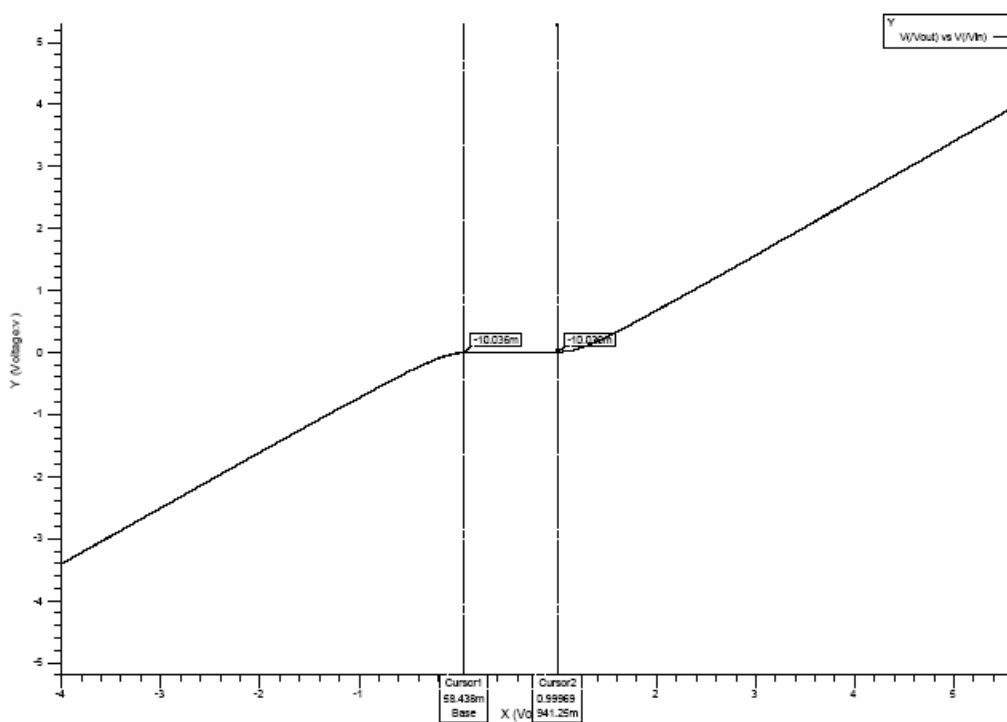
La sortie V_{out} du "push-pull" en mode "Transient" à 100 Hz.

On vérifie ensuite que les valeurs maximales du courant restent relativement acceptables pour les transistors TIP31 du montage "push-pull".



Allure des courants dans les TIP31 du montage "push-pull".

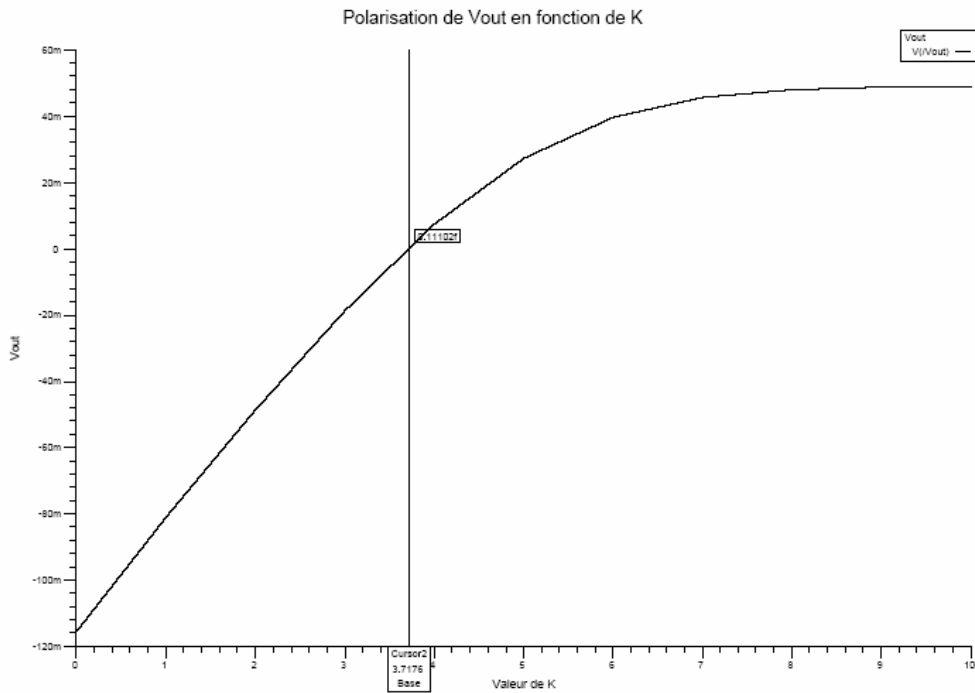
Ensuite, on utilise un multiplicateur de V_{be} afin de réduire la distorsion de croisement. On obtient alors la courbe suivante. On arrive à une distorsion de croisement d'environ 1 V.



V_{out} en fonction de V_{in} avec multiplicateur de V_{be}

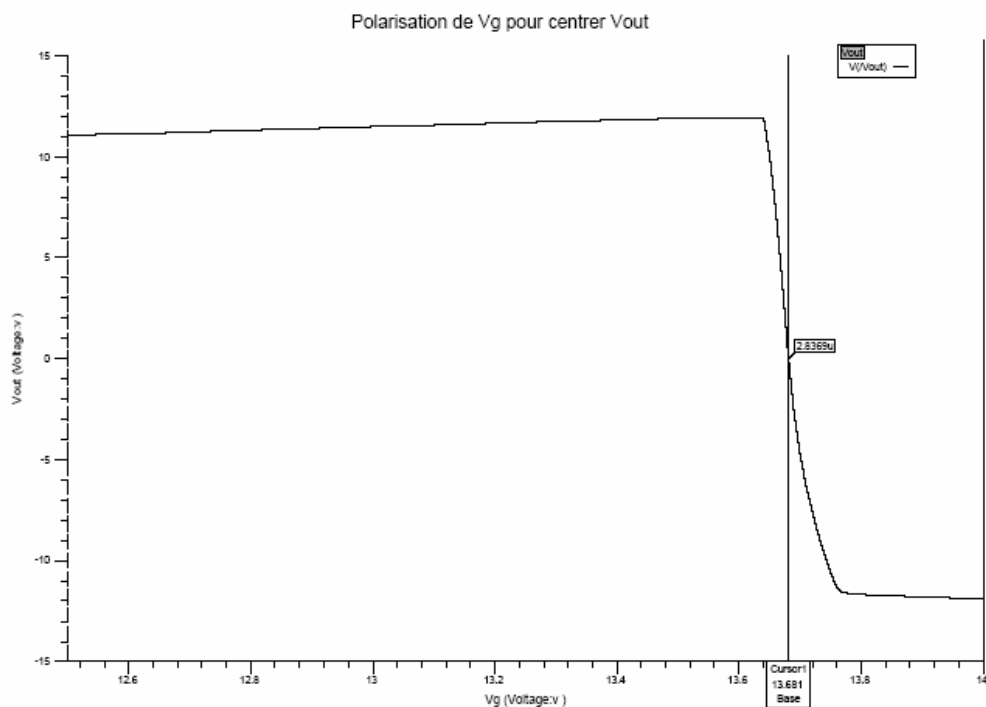
2. Simulations de la structure driver étage de puissance

Après avoir ajouté le driver, le multiplicateur de V_{be} et le générateur de courant, on cherche à obtenir la meilleure valeur pour le potentiomètre du multiplicateur de V_{be} ainsi que l'offset du driver. On cherche donc à ne plus avoir de distorsion en sortie en appliquant un offset en entrée (de 1,2 V). On cherche ainsi la valeur K du potentiomètre afin d'avoir un offset nul en sortie.



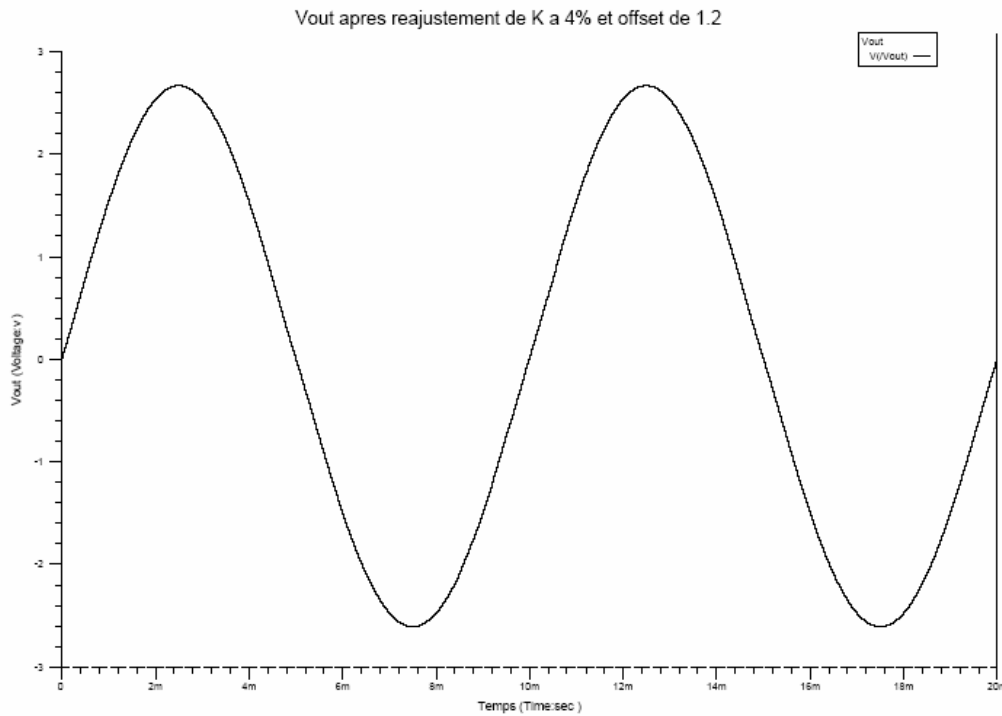
On obtient donc une valeur de K de 3,7.

On effectue ensuite une simulation de V_{out} en fonction de V_g (V_g étant le potentiel à l'entrée du driver)



On trouve alors que la valeur de V_g annulant l'offset en sortie est de 13,6 V.

Ensuite, en réajustant K à 4% et en appliquant un offset de 1,2 V en entrée, on obtient le signal de sortie suivant. On peut considérer qu'il ne présente plus de distorsion de croisement :



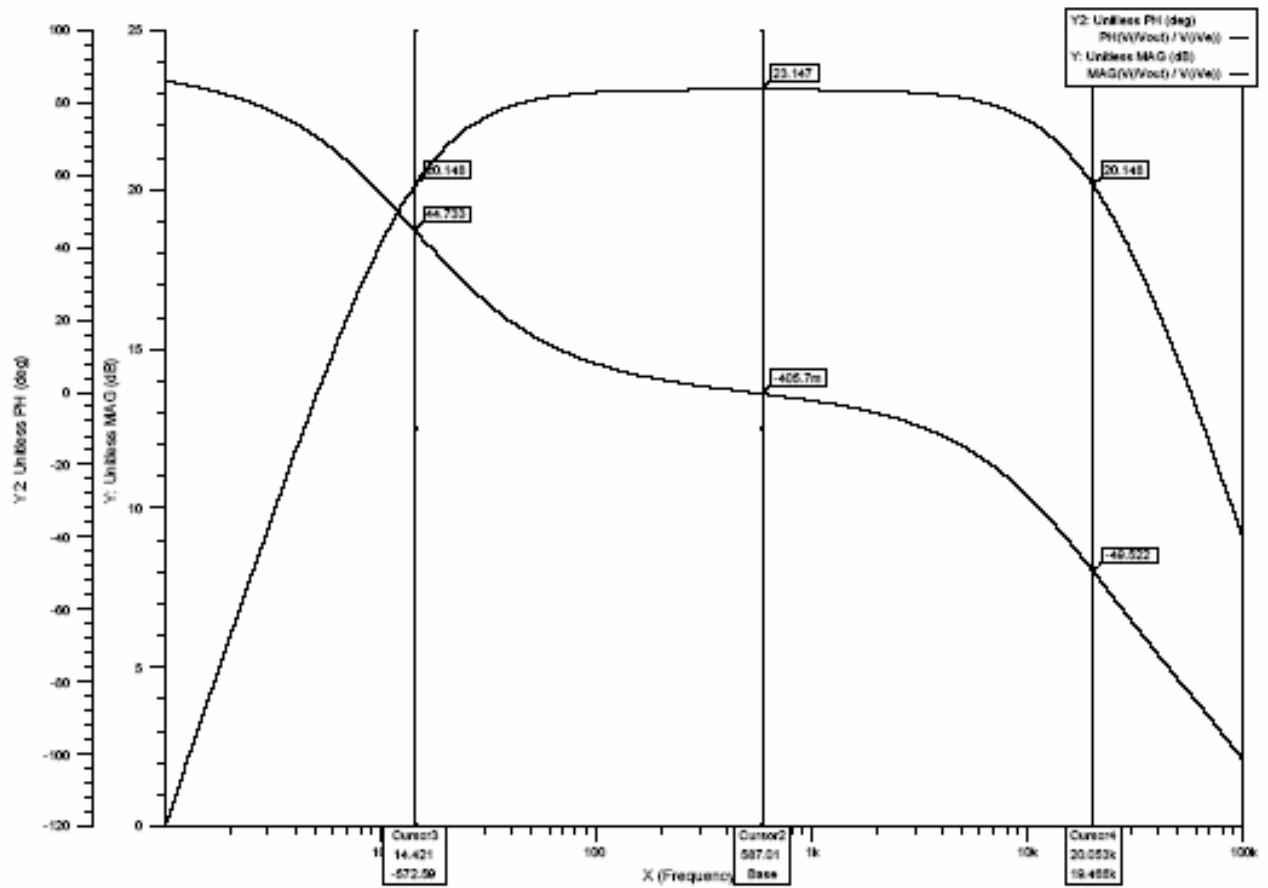
3. Simulation de la structure finale

En simulation, on obtient un Slew Rate de 1,515 MV/s, et ce, avec une sinusoïde de 1 kHz en saturation maximale pour un offset de 50 mV.

Avec une sinusoïde non saturée à 1 kHz on obtient une impédance d'entrée de 4,7 k Ω .

Et grâce au diagramme de Bode suivant, on obtient les fréquences de coupure haute et basse ainsi que le gain.

On obtient ainsi que $F_{Cb} = 14,4$ Hz et $F_{Ch} = 20$ kHz et également un gain de 23,147 dB.



IV. Conception de la carte (dossier de fabrication)

Voir les Annexes de 1 à 6.

V. Mesures

Voir les Annexes de 7 à 12

En envoyant un signal sinusoïdal de 1 kHz sans écrêtage, on obtient un gain de 22,78 dB ce qui est très proche de la valeur obtenue lors de la simulation sous Mentor. On obtient également les fréquences de coupure haute et basse $F_{Cb} = 19$ Hz et $F_{Ch} = 17,7$ kHz. Ces valeurs correspondent assez bien aux valeurs souhaitées dans le cahier des charges.

Annexe 7: A 1 kHz en début d'écrêtage, la puissance utile en sortie du montage est $P_u = 9,45$ W, ce qui donne un rendement $\eta = 0,79$.

Annexe 10 : Cette courbe nous permet de mesurer le Slew Rate : $SR = 1,78$ MV/s, ce qui correspond au résultat trouvé lors de la simulation.

Annexe 11 & 12 : Ces deux diagrammes correspondent à la représentation de la tension de sortie dans le domaine de Fourier. Nous ne pouvons, à l'aide de ces documents, calculer le taux de distorsion harmonique. En effet, celui-ci étant probablement trop faible pour pouvoir être mesuré, il peut être considéré inférieur à 1%.

Enfin, à l'aide d'un signal sinusoïdal de 1 kHz avec $20 V_{c\grave{a}c}$ en sortie, on obtient la résistance d'entrée. $Z_e = 4,312$ k Ω , ce qui reste très correct par rapport aux valeurs du cahier des charges. (On désire $Z_e = 4,7$ k Ω)

VI. Conclusion finale

Ce projet nous a permis de concevoir de A à Z une véritable carte électronique et ainsi d'explorer les différentes étapes de réalisation d'une telle carte. Nous avons bien pris conscience que la majeure partie du travail à été effectuée sur les stations Solaris® et que les mesures réalisées sur le produit fini corroborent les résultats trouvés grâce aux simulations sous Mentor®. Nous avons également pu tester dans les conditions réelles notre ampli audio grâce à des enceintes et la sortie audio d'une carte son d'ordinateur portable. Nous avons été agréablement surpris par la qualité sonore de cet ampli qui restituait sans aucune distorsion un son de bonne puissance.

De notre point de vue, le professeur nous encadrant lors de ce projet nous a guidé de manière claire tout en nous laissant une certaine liberté d'initiative. L'ambiance lors de ce projet était très agréable, surtout pendant sa partie la plus pratique, à savoir la fabrication de la carte.